

DIALOG(R)File 347:JAPIO

(c) 2001 JPO & JAPIO. All rts. reserv.

00502992

SEMICONDUCTOR ELECTRODE SUBSTRATE FOR LIQUID CRYSTAL PANEL DRIVE

PUB. NO.: 54-154992 [JP 54154992 A]

PUBLISHED: December 06, 1979 (19791206)

INVENTOR(s): KANO TOSHIO

APPLICANT(s): SEIKO EPSON CORP [000236] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 53-063984 [JP 7863984]

FILED: May 29, 1978 (19780529)

INTL CLASS: [2] G09F-009/30; G02F-001/13

JAPIO CLASS: 44.9 (COMMUNICATION -- Other); 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 42.2 (ELECTRONICS -- Solid State Components); 44.6 (COMMUNICATION -- Television)

JAPIO KEYWORD: R011 (LIQUID CRYSTALS); R097 (ELECTRONIC MATERIALS -- Metal Oxide Semiconductors, MOS)

JOURNAL: Section: E, Section No. 169, Vol. 04, No. 14, Pg. 139, January 31, 1980 (19800131)

### ABSTRACT

PURPOSE: To reduce greatly the number of the lead-out terminals to outside and thus to reduce the assembling cost by incorporating the peripheral circuits into the same substrate and in nearly the same process as the picture element selecting semiconductor element.

CONSTITUTION: For the static drive type liquid crystal panel electrode substrate containing the semiconductor element with every picture element, not only the picture element selection part but the peripheral driving circuit are integrated onto the same substrate. Both the shift register and the converter which are the peripheral circuits feature the exactly same manufacturing process to each other since the circuit consists of the MOS-type transistor similar to the picture element selecting transistor. Thus, the semiconductor element can be manufactured in the same process along with the peripheral circuits. In such way, the peripheral circuits are integrated onto the same substrate, and as a result the number of the terminals to be connected can be reduced down to 4 or 5 pieces such as the input signal, clock and power terminals and others. Accordingly, the assembling cost can be reduced.

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2001 EPO. All rts. reserv.

2926500

Basic Patent (No,Kind,Date): JP 54154992 A2 791206 <No. of Patents: 001>

**SEMICONDUCTOR ELECTRODE SUBSTRATE FOR LIQUID CRYSTAL PANEL**

**DRIVE (English )**

Patent Assignee: SUWA SEIKOSHA KK

Author (Inventor): KANO TOSHIO

IPC: \*G09F-009/30; G02F-001/13

JAPIO Reference No: \*040014E000139;

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 54154992	A2	791206	JP 7863984	A	780529 (BASIC)

Priority Data (No,Kind,Date):

JP 7863984 A 780529

⑨日本国特許庁(JP)

⑩特許出願公開

## ⑪公開特許公報(A)

昭54-154992

⑫Int. Cl.<sup>2</sup>  
G 09 F 9/30  
G 02 F 1/13識別記号 ⑬日本分類  
101 E 5  
101 E 9  
104 G 0⑭内整理番号  
7129-5C  
7348-2H⑮公開 昭和54年(1979)12月6日  
発明の数 1  
審査請求 未請求

(全3頁)

## ⑯液晶パネル駆動用半導体電極基板

⑰特願 昭53-63984  
⑱出願 昭53(1978)5月29日  
⑲発明者 蚊野利雄

諏訪市大和3丁目3番5号 株

式会社諏訪精工舎内

⑳出願人 株式会社諏訪精工舎  
東京都中央区銀座4丁目3番4号  
㉑代理人 弁理士 最上務

## 明細書

## 発明の名称

液晶パネル駆動用半導体電極基板

## 特許請求の範囲

各画素毎に半導体素子を有してなるスタティック駆動型液晶パネル電極基板において、該パネルを駆動する駆動回路として、シフトレジスター、ラッチ、ドライバーなどの周辺回路を前記半導体素子を形成した基板に同時に作り込んだことを特徴とする液晶パネル駆動用半導体基板。

## 発明の詳細な説明

本発明は、画素選択用半導体素子と駆動回路との他の周辺回路を同一基板に作り込んだ液晶パネル駆動用半導体基板に係る。

本発明の目的は、キャラクターディスプレイ、あるいは、テレビ用液晶表示体の実装コスト低減にある。

近年、液晶表示体は、セグメント表示方式から

ドット表示方式への移行が見られる。特に、その最終目標としてはテレビ用表示への応用が考えられているが、従来のように、液晶のダイナミック駆動方式をそのまま適用しても、液晶そのもののダイナミック特性に限界があり、壁につき当っているのが現状である。最近、この欠点を解決するため、画素選択用の半導体素子を、各画素毎に有するスタティック駆動方式が提案され、試作始めている。

例えば、第1図に示すように、各画素毎に、H00トランジスター1を有し、エタマからの選択信号により、任意の画素を選択し、点灯するようにしている。3は液晶、2はメモリー用コンデンサーを示し、これらはシリコンあるいは、H00基板上にモノリシック化され実装されている。しかしながら、画素数が増えてくるにしたがい、エタマ及び選択用端子の数は著しく増加し、例えば、テレビ用表示体の場合、200~300本が片側の端子数となり、外部への接続方法が複雑になり、実装コストの高騰を招いているのが現状である。

本発明は、上記の欠点を解決したもので、画素選択用半導体素子とほぼ同一工程で周辺回路も含めて同一基板に作り込み、外部への引出し端子を著しく減少せしめ、実装コストの低減を可能ならしめたものである。

実施例により説明すれば、第2図は、液晶テレビ表示用回路のブロック図を示す。この中で、従来は、画素選択部のみにより、表示体を形成していたが、今回試作したものは、横200、縦200の計40000個の画素を有し、外部への引出し端子は400本であった。従来、外部への引出しあは、ポンディング法によっていたが、工数がかかるばかりでなく、歩留りも悪く、全数良品とするには、かなりの困難さがあった。しかしながら、第2図に示した駆動回路部まで同一基板上に集積することにより、入力信号、クロソク、電源端子など、4~5本の端子のみ、接続すれば良く、工数が著しく低減できただばかりでなく、歩留りも極めて高くなつたものである。

なお、画素選択用半導体素子としては、第1図

特開昭54-154992(2)に示したものと同じく、MOS型トランジスターを使用した。

製造方法は、32~40μの比抵抗を有するN型シリコン基板4を使用し、950°Cの温度でガラスを拡散し、ソース・ドレイン5及び、拡散抵抗6を形成し、基板からのコンタクト7をとるため、965°Cの温度でリン拡散を行なつた。次に、ゲート部を開け、ゲート酸化8後、コンタクト部を開口し、アルミを蒸着、さらに電鍍液により電極配線9を行ない、第3図に示す、PチャンネルMOS型トランジスターを形成した。

なお周辺回路であるシフトレジスター及びコンバーターは、画素選択用トランジスターと同様にPチャンネルMOS型トランジスターにより回路を構成しているため、製造工程は全く同様となり、周辺回路も含め、同一工程で製造が可能であった。

上述したように、専用工程を変えることなく、周辺の駆動回路を同時に製造することが可能となり、実装コストの低減を可能ならしめたものである。また、画素選択用部分は、表示面積に対応す

るため、大面積(例えば7mm×7mm)であり周辺回路の占める面積は、これに対し、極めて少なくてすむため、基板コストもそれ程コストアップにはならない。

実施例では、シリコン基板を代表例として示したが、当然、ガラス基板、あるいは薄膜トランジスター基板などについても、同様の効果を実現するものであり、何ら本発明の目的を逸脱するものではない。

また、周辺駆動回路についても、画素選択への入力に係る全ての回路について、同一基板に集積することが可能であり、任意の必要な回路を一部あるいは全部を含むことが可能である。

さらに、半導体素子についても、実施例で示したPチャンネルMOS型トランジスターのみならずNチャンネル型あるいは、バイポーラ型、複合型電界効果トランジスター、薄膜トランジスターなどでも良く、またそれらの組合せでも当然同一の効果が得られることは当然である。

#### 図面の簡単な説明

第1図は、従来の液晶パネル駆動用画素選択回路の一例、第2図は、本発明による液晶パネル駆動用選択回路及び周辺回路の一例、第3図は、第2図の回路に使用するMOS型トランジスター及び拡散抵抗の構造を示す断面略図。

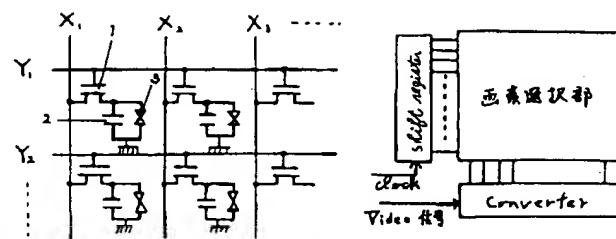
- 1 ……MOS型トランジスター
- 2 ……コンデンサー
- 3 ……配線
- 4 ……シリコン基板
- 5 ……ソース・ドレイン拡散層
- 6 ……拡散抵抗
- 7 ……N<sup>+</sup>拡散層
- 8 ……ゲート酸化膜
- 9 ……アルミ電極

以上

出願人 株式会社 防衛省工務省

代理人 弁理士 最上務

特開昭54-154992(3)



第 1 図

第 2 図

第 3 図